

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-067500

(43)Date of publication of application : 03.03.1992

(51)Int.Cl.

G11C 17/18
H01L 27/10

(21)Application number : 02-179790

(71)Applicant : RICOH CO LTD

(22)Date of filing : 06.07.1990

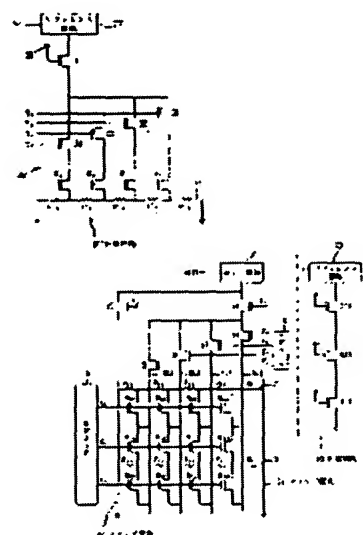
(72)Inventor : FUKUMURA KEIJI

(54) SENSE AMPLIFIER CIRCUIT DEVICE

(57)Abstract:

PURPOSE: To provide the operation of a sensing circuit with a margin by providing a reference cell and a selecting means in a reference voltage generating part to impress controlled voltage on a sensing part.

CONSTITUTION: A parasitic resistance value for parasitizing on the source side of a memory cell transistor M00 and so on provided in a memory cell array parasitizes the same resistance value as that of the memory cell transistor connected to respective bit lines also on a reference transistor M0 provided in an external circuit 10' and besides, the reference transistor corresponding to a position where the selected memory cell transistor is arranged can be selected by NMOS transistors 31 to 34. A current to flow in the memory cell transistor M00 and so on and the current to flow the reference transistor M0 and so on of the external circuit 10' are same even when either memory cell transistor M00 and so on are selected, and the same memory current can be supplied to a sensing circuit 7 and a reference circuit 20'. Thus, an allowance can be added to the reading operation margin of the sensing circuit.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

特開平 4-67500 (B)

ランリスケM₁と、そのソース間には距離近接R₁が
 寄生し、リファレンスラングスタM₂とリファ
 レンスラングスタM₁との間には距離近接R₂が
 が寄生し、リファレンスラングスタM₂のソー
 スとリファレンスラングスタM₁とのソース間
 には距離近接R₃が寄生し、リファレンスラン
 グスタM₂とグラントとの間には距離近接R₄が
 寄生している。

尚、鋼筋 8° の低炭素にリファレンスストラングスタム、ないし M、のそれぞれのおおむね炭素を付与せず、リファレンスストラングスタム、ないし M、を鋼筋に設けているのは、上述したようにリファレンスストラングスタム、ないし M、のオン低炭素は炭素化等の諸条件に依拠するものである。

リファレンスドラッグを試験のドレインは、第2図に示すピットライン選択NMOSTラングスタ18に対してはドラッグスタ18と同位動作レベルを有するNMOSTラングスタ31のソーシに接続される。又、上記NMOSTドラッグスタ31のゲートには、ピットライン選択NMOST

ストラングスタグのドレインはリファレンス図
附20'に示される。

このように構成される外部回路10'の動作を以下に説明する。

例えばメモリセルアドレス内のメモリセルラング
リストM₀、を読み出す場合、メモリセルラング
リストM₀₀が直前にオン状態となるようにプログ
ラムされているとすればメモリセルラングリス
トM₀₀のソート時にはラングととの間に存在低R
1が存在する。尚、R1は(R₀+R₀₀+R₁+R₁₁+
R₁₂)/R₀となる。又、メモリセルラングス
トM₀₀を逆算する場合、Yデコーダが選出する
逆算値Y₀は、Yはロー(レ)レベル、その後の逆算位
番号Y₁、Y₂はロー(レ)レベルであり、これらの
逆算値Y₀、Y₁、Y₂は外部回路10に接続さ
出されていることより、外部回路10に接続さ
れるNANDオストラングリスト1の各オン状態と
なりファレンスオストラングリストM₀の逆算と
れる。よってリファレンスオストラングリストM₀のソ
ース間の寄生感度2は(R₀+R₁+R₂+R₁+R₁・

-801-

ラインによって異なるが、外部回路10'に接続したリファレンストランジスタM₁等にも各デプラインに接続されるメモリセルトランジスタに寄生する底位電圧と同一底位電圧が書き込まれており、又選択されたメモリセルトランジスタが配列されている位置に相当するリファレンストランジスタをNMOSトランジスタ31ないし34にて選択することができる。また、メモリセルトランジスタM₁等を通れる電流と外部回路10'のリファレンストランジスタM₂等を通れる電流といずれのメモリセルトランジスタM₁等が選択された場合においても同一となる。よって、センス回路7及びリファレンス回路20'に同一のメモリ電流を供給することができる。したがって、センス回路7の出力電圧等は、いずれのメモリセルトランジスタ7が選択された場合においても選択されたメモリセルトランジスタM₁等がクロックラムされたレベルの電圧となり、安定した読み出しを實行することができる。

又、このように選択されるメモリセルトランジ

ストランジスタ M_1 、ないし M_2 のソースをそれぞれ
割割に相當する抵抗値を有する配線を紹介して決地
してもよい。

【發明の概要】

以上が述べたように本発明によれば、セリウムに含有される重質を印加する電圧発生装置により、ファレンスセルと選択手段とを備えたことより、選択されたメモリアルセルを流れる電流を一方向にのみ通過させ、セリウム回路の出力における負荷を減らすことができる。また、セリウム回路の動作に必要とすることができれば、セリウム回路の動作に必要とする場合がある。また、セリウム回路の動作に必要とする場合がある。

以上が述べたように本発明によれば、セリウムに含有される重質を印加する電圧発生装置により、ファレンスセルと選択手段とを備えたことより、選択されたメモリアルセルを流れる電流を一方向にのみ通過させ、セリウム回路の出力における負荷を減らすことができる。また、セリウム回路の動作に必要とすることができれば、セリウム回路の動作に必要とする場合がある。

4. 図面の質量な説明

第1図は本発明のセンスアンプ回路装置に使用される外部回路の一例を示す回路図、第2図

特開平 4-17500 (A)

スタム。等の配置位置に拘らず、改定した法典を出しがけなえることより、モリヤルランドリスラム。等の方向に改けるランドラムの面積は、従来のように例えれば16割増とする必要はなく、64割増、あるいはそれ以上とすることができ、よって、モリヤルアレイド族を従来の法典よりも小さくすることができ、

[illegible]

又、上述した説明では、リファレンストランジスタM₀ないしM₂のソースは、図路1'に接続するように構成したが、これに限らず各リファレン

は、ノモリセルアレイ例の回路構成及び従来の外部回路の構成を示す回路図、第3図はセンス回路及びリファレンス回路の一例を示す回路図である。

7...センス回路、10'...外部回路、

20'...リファレンス図録.

31ないし34...NMOSTラングスタ、

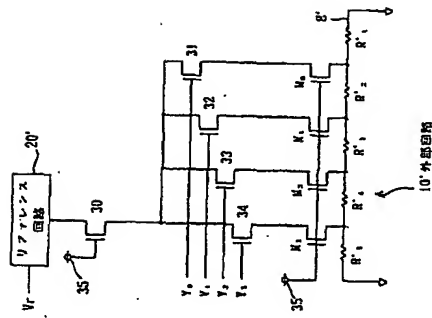
M. G. L. M. --- リファレンストランジスタ.

特許出願人 株式会社リコー

代理人 在四十 市山 區 以 1 号

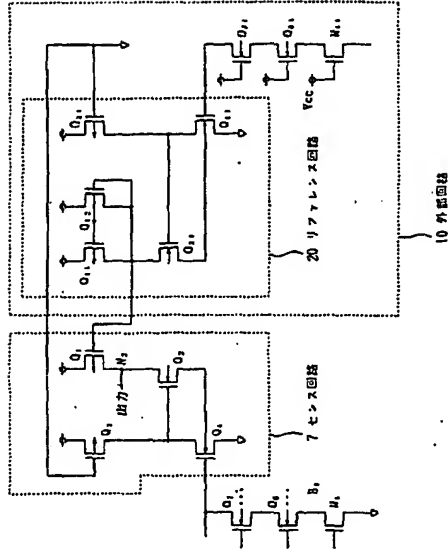
特開平4-67500 (7)

第1図



特開平4-67500 (8)

第3図



第2図

